

About the Solution of IMU Data Acquisition Loss Problem

Dongning Li Zhijun Han

Beijing Qingyun Aviation Instrument Co., Ltd., Beijing, 101399, China

Abstract

Attitude measurement module through FPGA data interface processing, IMU, atmospheric sensor and other asynchronous communication data after synchronous processing sent to DSP, DSP attitude solution after attitude angle. In the process of collecting IMU data, some data is lost in FPGA, which leads to the out-of-tolerance problem of attitude angle solved by DSP. Aiming at the above problem, this paper combined the system hardware architecture, FPGA IMU data acquisition process, FPGA data synchronization mechanism, etc, set up a test environment to simulate IMU data to reproduce the problem. After the problem positioning and mechanism analysis, a solution was proposed. That is, modify the FPGA software, use FIFO storage instead of RAM and DSP. Finally, through a large number of experiments and tests, the change measure can effectively avoid the problem of IMU data cache loss, and then eliminate the attitude angle of the system.

Keywords

IMU; FPGA; data synchronization; FIFO

关于 IMU 数据采集丢数问题的解决方案

李冬宁 韩志军

北京青云航空仪表有限公司, 中国·北京 101399

摘要

姿态测量组件通过FPGA实现数据接口处理, 对IMU、大气传感器等多种异步通信数据进行同步处理后发送至DSP, 由DSP进行姿态解算后得到姿态角。FPGA在采集IMU数据过程中存在部分数据丢失, 进而导致DSP解算出的姿态角存在超差问题。论文针对上述问题, 结合系统硬件架构、FPGA采集IMU数据过程、FPGA数据同步机制等, 搭建试验环境模拟IMU数据进行问题复现, 在对问题进行定位和机理分析后, 提出了一种解决方案, 即修改FPGA软件, 使用FIFO存储形式替代RAM存储形式对IMU数据进行缓存处理, 并对FPGA与DSP间的通信周期进行适应性调整。最后经过大量的试验测试验证, 该更改措施可有效避免IMU数据缓存丢失问题, 进而达到消除系统姿态角超差问题。

关键词

IMU; FPGA; 数据同步; FIFO

1 引言

姿态测量组件能够实时感测和计算飞机的姿态, 其内部由惯性测量单元 (IMU)、大气传感器组、数据处理组件和电源组件等组成。通过大气传感器组感测静压、全压管路的气压信息, 用于大气数据的计算; IMU 内部包含三轴 MEMS 陀螺和三轴 MEMS 加速度计, 可敏感机体角速度和线加速度, 用于姿态角数据计算, 基于四元数法的姿态解算算法是由 MEMS 陀螺测出载体各个方向的角速率, MEMS 加速度计测出载体各个方向的比力, 然后再经过坐标变换转到导航坐标系, 角速率经过一次积分计算出姿态角^[1]。为实现高精度的数据处理能力, 数据处理组件中采用 DSP 进行姿态解算, 但 DSP 外围接口有限, 无法满足多传感器数据的采集,

而 FPGA 具有大量的外部接口, 可以根据不同的需要完成不同功能的设计, 具有设计灵活、性能高、集成度高等特点^[2], 通过采用 FPGA 可缓解 DSP 的接口使用压力, 实现多传感器的接口处理, 从而更好地配合 DSP 完成姿态解算。

由于姿态解算算法采用角速率积分计算姿态角, 因此该算法对 IMU 数据的实时性与完整性均有较高的要求。如果 IMU 数据存在偶发数据丢失或延时, 将导致姿态角精度降低、数据超差等问题, 针对 IMU 数据丢失问题, 需对姿态测量组件硬件及软件进行分析, 并通过实际测试结果分析问题原因, 并针对性进行改进。

2 数据通信原理

2.1 FPGA 采集 IMU 数据机制

FPGA 采集 IMU 数据原理如图 1 所示。IMU 以 1ms 的周期向 FPGA 发送一帧 44 个字节长度的串行数据。在 IMU 数据定义中, 字节 1 为帧头, 字节 2~35 为数据, 包含三轴

【作者简介】李冬宁 (1990-), 男, 中国河北晋州人, 硕士, 工程师, 从事FPGA及电子电路设计研究。

陀螺角速度、三轴线加速度、三轴陀螺温度、三轴加速度计温度、陀螺状态、加表状态等，字节 36 为帧计数器，字节 37~38 为预留位，字节 39~42 为 CRC 校验码，解算软件在使用 IMU 数据进行解算时需判断 CRC 校验是否正确，对于 CRC 校验不通过的一帧数据舍弃，码字节 43~44 为帧尾。FPGA 中的 IMU 数据接收模块识别帧头后，将 IMU 数据依次写入 IMU_RAM 模块中，判断出数据帧尾后停止写入。IMU_RAM 模块根据数据同步信号 10ms 周期可存放 10 帧 IMU 数据。对 IMU_RAM 内部进行展开，10 帧 IMU 数据的存放格式如图 2 所示，将 IMU_RAM 地址分为 X 地址和 Y 地址，X 地址段 0~9 分别用于存放 10 帧 IMU 数据，Y 地址段 0~43 存放完整的一帧 IMU 数据，共 44 字节。

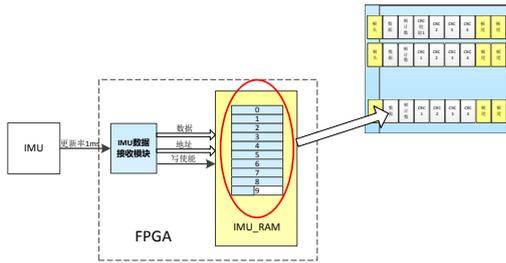


图 1 FPGA 转发 IMU 数据原理框图

2.2 FPGA 数据同步处理机制

数据同步处理为 DSP 提供打包好的数据进行读取，FPGA 内部使用定时器生成周期为 10ms 的数据同步信号 SYNC，当同步信号 SYNC 有效时，FPGA 将上述 IMU_RAM 中的数据写入到 DSP_RAM 中，同时以 10ms 周期向 DSP 发送中断，触发 DSP 读取数据并执行姿态解算。FPGA 数据同步处理原理框图如图 2 所示。

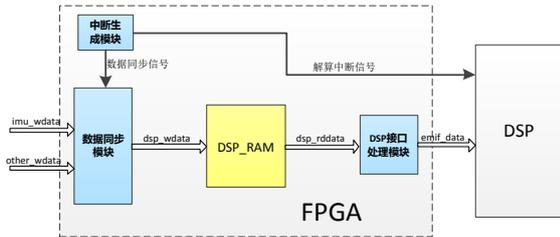


图 2 FPGA 数据同步处理原理框图

3 问题分析

3.1 测试方法

通过上位机 1 测试软件模拟 IMU 发送数据给 FPGA，FPGA 在 10ms 中断周期可接收 10 帧数据给 DSP，DSP 将 10 帧 IMU 数据中的帧计数和 CRC 校验错误计数发送给上位机 2，上位机 2 上的测试软件可对每周期接收到的 10 个 IMU 帧计数的连续性进行判断，对不连续的位置以及 CRC 校验错误次数进行记录。经地面通电 174min 的测试，累积记录 IMU 数据 10468760 帧，累积 CRC 校验错误数量 445155 次，CRC 校验的错误率达 4.25%，证明了 FPGA 存

储 IMU 数据存在丢数问题。

3.2 机理分析

通过逻辑分析仪对 FPGA 内部信号进行测试，正常工作时，FPGA 完成 10 帧数据写入 IMU_RAM 后才会开始数据同步，其时序如图 3 所示。

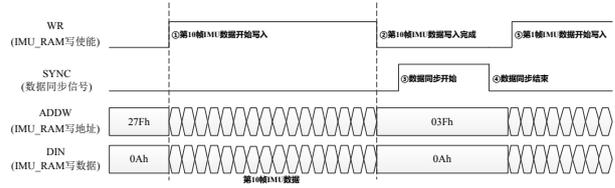


图 3 IMU 数据写入与数据同步时序

FPGA 开始写 IMU_RAM 与 FPGA 何时能接收到 IMU 的 UART 数据有关，DSP 读取 IMU 数据受 FPGA 的数据同步信号控制，而 IMU 与 FPGA 是异步通信，因此写 IMU_RAM 时序和 DSP 读 IMU 数据时序不同步，随着时间将产生位置偏移，这就导致当 DSP 读取 IMU 数据时，IMU 的其中一帧数据还在更新，这就有可能造成数据帧不完整，导致 DSP 对数据帧进行 CRC 校验时出现错误，如图 4 所示。

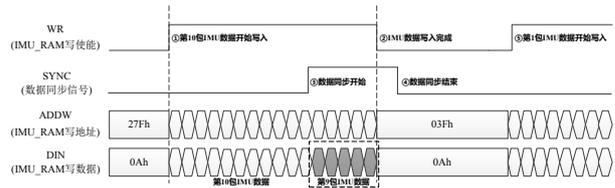


图 4 IMU 数据帧不完整

当同步信号 SYNC “有效”（上升沿）为图 3 位置时，FPGA 已完成了上一帧 IMU 数据的转存，因此不会存在问题。当同步信号 SYNC “有效” 偏移到图 4 所示位置时，处于 IMU 数据帧的中间段位置，此时 FPGA 已完成本周期前 9 帧 IMU 数据的读取，并更新至 IMU_RAM 对应的地址中，但第 10 帧数据由于正在写入 IMU_RAM 过程中，因此第 10 帧前半段数据完成写入，而后半段数据仍为第 9 帧数据，因此数据同步处理后的第 10 帧数据是由半帧本周期数据和半帧上周期数据拼凑而成的，导致 DSP 判断 CRC 校验出现错误，造成数据丢失。

4 设计改进及验证

4.1 设计改进

为避免异步时钟差异导致的转发 IMU 数据丢数问题，对 FPGA 软件进行更改，将缓存 IMU 数据的缓存区由 RAM 存储方式改为 FIFO 存储方式。FIFO 是一种先进先出存储器，一般采用异步 FIFO 作为数据接口，用来存数、缓冲在两个异步时钟间的数据传输^[3]。通过 FIFO 对 IMU 数据进行异步处理，每个中断周期只将完整的 IMU 数据传递给 DSP，未更新完整的 IMU 数据会继续更新，在下一个中断周期传递给 DSP，避免 DSP 收到不完整的 IMU 数据造成校验错误，

数据丢失。更改后 FPGA 接收 IMU 数据并转发至 DSP 原理如图 5 所示。

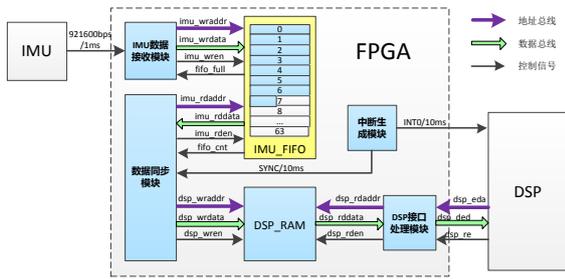


图 5 FPGA 更改后原理框图

4.2 测试验证

落实上述措施后，通过产品维修自检接口进行存储数据。分析帧计数连续性。验证情况如图 6 绿色图例所示，帧计数一直保持为 0，表示未出现丢数现象，即每个周期 FPGA 发给 DSP 的 IMU 数据连续。

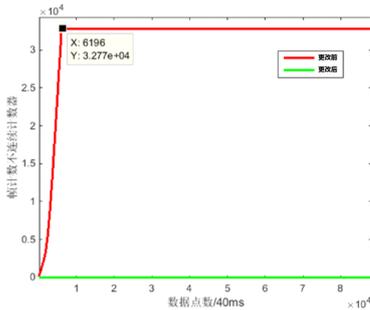


图 6 FPGA 软件更改前后丢数情况统计

同时，通过分析存储数据中的俯仰角，横滚角精度进行统计分析，具体结果如表 1 所示。

由表 1 可知，解决 FPGA 转发 IMU 数据丢数后，姿态测量组件的俯仰、横滚精度均得到提高。

表 1 FPGA 改进前后姿态角误差对比

数据	俯仰均方差 (单位: 度)	横滚均方差 (单位: 度)
FPGA 改进前	0.7219	1.1419
FPGA 改进后	0.1516	0.3275

5 结论

论文对 FPGA 采集 IMU 数据丢数问题进行分析，并针对这一问题对采集 IMU 时序进行分析，提出了 FIFO 存储形式替代原有 RAM 存储形式缓存 IMU 数据的改进措施，经充分的通电试验验证，可有效避免 IMU 数据丢失，CRC 校验错误的情况的发生，进而姿态测量组件的俯仰、横滚精度均得到提高，改进措施有效。

参考文献

- [1] 范振洋.基于DSP/FPGA的光纤捷联航姿系统设计[J].计算机测量与控制,2012,20(3).
- [2] 章拔邦.飞机综合应急仪表系统设计[J].信息记录材料,2016.
- [3] 郝晓莉.异步FIFO中存储单元的分析设计[J].计算机技术与发展,2007(3).