

# Enhancement of Breakdown in AlGaIn/GaN MISFET with P-buried Layer away from Channel

Jie Xu Xuguo Zhang

Shanghai University of Electric Power, Shanghai, 200090, China

## Abstract

A lateral AlGaIn/GaN MISFET with a p-GaN layer away from the channel has been built by Sentaurus TCAD to study the effects of different parameters of the buried layer on the breakdown characteristics of the device. The device proposed in this paper shows high breakdown voltage of 1941V.

## Keywords

AlGaIn/GaN; p-GaN; breakdown point transfer; electric field distribution

# 远离沟道的 P 型埋层对 AlGaIn/GaN MISFET 器件的击穿增强

许洁 章徐国

上海电力大学, 中国 · 上海 200090

## 摘要

利用 TCAD 软件搭建具有远离沟道的 p-GaN 埋层的横向 AlGaIn/GaN MISFET 模型, 研究埋层不同参数对器件击穿特性的影响。论文提出的器件显示了 1941V 的高击穿电压。

## 关键词

AlGaIn/GaN; p-GaN; 击穿点转移; 电场分布

## 1 引言

在电力电子领域, 基于 AlGaIn/GaN 极化效应的场效应晶体管由于高二维电子气 (2DEG) 浓度, 高电子饱和速度等出色的特性而备受关注。

对于 GaN 电力电子器件而言, 通常要确保器件在获得高击穿电压的同时具有相对较低的导通电阻, 因此使用 Mg 掺杂的 p 型 GaN 埋层结构被提出, 该结构可以调节栅漏间的体电场和表面电场分布来增强击穿电压  $V_{BK}$ , 且在  $R_{ON, sp}$  和  $V_{BK}$  之间可以达到更好的权衡。

论文通过 Sentaurus TCAD 对具有远离沟道的 p-GaN 埋层结构的 MISFET 进行了 2D 仿真分析及优化。最终, 优化后的器件击穿电压  $V_{BK}=1941V$ 。

## 2 器件结构

图 1 是 PBL HEMT AlGaIn/GaN MISFET 结构及传统

【作者简介】许洁 (1997-), 女, 中国江苏泰州人, 硕士, 从事功率半导体器件研究。

AlGaIn/GaN MISFET 的截面图, 两者之间的不同点在于 GaN 缓冲层中是否埋设 p 型 GaN 埋层。

该结构具有无意掺杂的  $Al_{0.25}Ga_{0.75}N$  势垒层, 无意掺杂的 GaN 沟道层及缓冲层。栅极下方的势垒层被完全刻蚀以实现常关操作<sup>[1-4]</sup>。

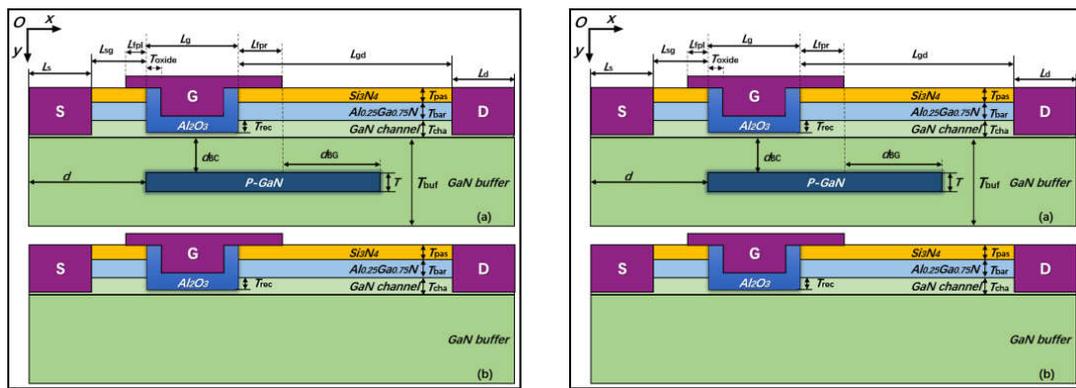
埋层顶部与沟道底部的距离为  $d_{BC}$  ( $d_{BC}=0.01, 0.3, 0.5, 1\mu m$ ), 埋层右侧与栅场板右侧边缘的水平距离为  $d_{BG}$  ( $d_{BG}=-0.5, 0, 0.5, 1, 2, 3, 4\mu m$ ), 埋层从容易击穿的栅场板边缘的左侧逐渐向漏端延伸, 另外埋层的厚度固定为  $0.2\mu m$ , 埋层左侧距离器件边缘的距离为  $1.5\mu m$ 。

## 3 埋层对器件的击穿

和传统 MISFET 相比, PBL 器件取得了更高的击穿电压, 增强了击穿特性。

图 2 为埋层空穴浓度为不同  $d_{BG}$  和  $d_{BC}$  对器件击穿电压  $V_{BK}$  的影响, 此时栅极电压  $V_{gs}=0V$ , 漏极电压  $V_{ds}=V_{BK}$ 。

图 2 说明相同  $d_{BG}$ ,  $d_{BC}$  条件下,  $N_{buried}$  高时对应的击穿电压  $V_{BK}$  更大。当  $N_{buried}=5 \times 10^{17} cm^{-3}$  时, 从图 3 (c) 中



(a) PBL AlGaIn/GaN MISFET 结构截面图

(b) Con. AlGaIn/GaN MISFET 结构截面图

图 1 MISFET 结构截面图

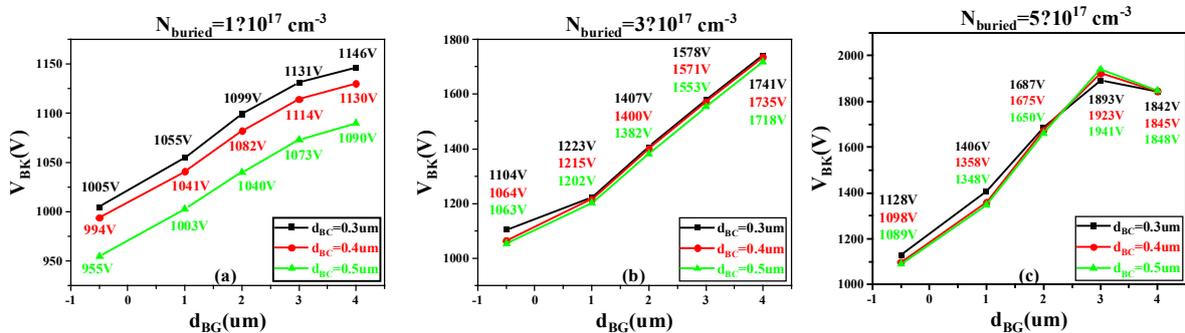


图 2 不同  $d_{BG}$  和  $d_{BC}$  对应的击穿电压  $V_{BK}$

可以看到，当  $d_{BG} \geq 3.0 \mu\text{m}$  后，器件击穿电压发生了与埋层空穴浓度低时相比不同的变化，这是由于此时击穿点发生了转移。从  $d_{BG} = 3 \mu\text{m}$  开始，漏端电场和碰撞电离率都会开始增加，并超过栅场板边缘对应的横向电场和碰撞电离率，漏端的电场线分布更加密集使得器件在漏端发生了击穿，击穿点从栅场板边缘转移到了漏端。

#### 4 结论

论文提出的 PBL 器件在其缓冲层内具有远离沟道的 P 型 GaN 埋层，PBL 的空穴扩散使其周围产生了对电场线有吸引作用的正空间电荷区域，即 PBL 能够调制电场。埋层与漏端的距离过近时，PBL 会增强漏端的电场，导致器件击穿点从栅场板边缘转移到漏端，文中获得的高击穿电压为 1941V。

#### 参考文献

[1] Choi W, Seok O, Ryu H, et al. High-Voltage and Low-Leakage-

Current Gate Recessed Normally-Off GaN MIS-HEMTs With Dual Gate Insulator Employing PEALD-SiNx/RF-Sputtered-HfO<sub>2</sub>[J]. Ieee Electron Device Letters,2014,35(2):175-177.

[2] Tang Z K, Jiang Q M, Lu Y Y, et al. 600-V Normally Off SiNx/AlGaIn/GaN MIS-HEMT With Large Gate Swing and Low Current Collapse[J].Ieee Electron Device Letters,2013,34(11):1373-1375.

[3] Wu T L, Franco J, Marcon D, et al. Toward Understanding Positive Bias Temperature Instability in Fully Recessed-Gate GaN MISFETs[J].Ieee Transactions on Electron Devices,2016,63(5):1853-1860.

[4] Zhou Q, Yang Y, Hu K, et al. Device Technologies of GaN-on-Si for Power Electronics: Enhancement-Mode Hybrid MOS-HFET and Lateral Diode[J].Ieee Transactions on Industrial Electronics,2017,64(11):8971-8979.